

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2003-086919

(43)Date of publication of application : 20.03.2003

(51)Int.Cl. H05K 3/00

G01B 11/30

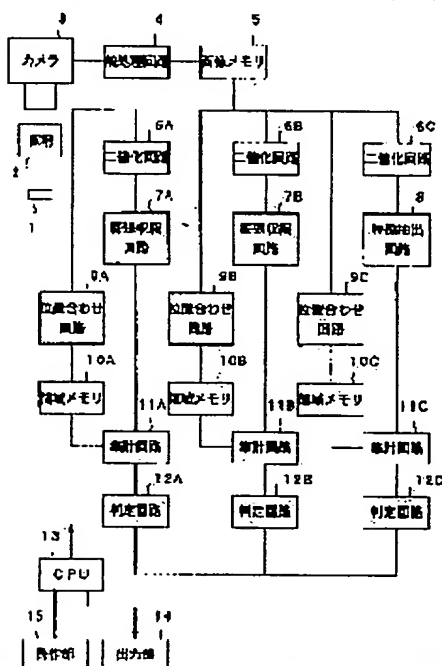
G01N 21/956

G06T 1/00

(21)Application number : 2001-271559 (71)Applicant : SUN TEC KK

(22)Date of filing : 07.09.2001 (72)Inventor : MIYOSHI MASAMICHI  
TAKAHASHI SHINJI

(54) PATTERN INSPECTION DEVICE



(57)Abstract:

PROBLEM TO BE SOLVED: To inspect a pattern on a printed board, etc., when the pattern, a solder resist and silk print are overprinted on the board. SOLUTION: The printed board 1 is read by a camera 3 and the image thereof is stored in an image memory 5. Images of the silk print, the solder resist, and the wiring pattern are extracted respectively at binarization circuits 6A-6C by binarizing with different threshold values, respectively. Then, detected patterns are aligned by aligning circuits 9A-9C respectively. Then, defects are detected in the regions held in region memories 10A-10C. Thus, defects of the pattern can be detected with accuracy in accordance with the type of printing.

[Claim(s)]

[Claim 1] The image pick-up equipment which is pattern test equipment of a printed circuit board with which solder resist and silk printing were formed on the circuit pattern of a printed circuit board, and picturizes an inspection pattern, The 1st, the 2nd, and the 3rd binarization section which extract silk printing, solder resist, and a circuit pattern by carrying out binarization of the image picturized with said image pick-up equipment with the threshold of level different, respectively, The 1st field

BEST AVAILABLE COPY

memory holding the inspection zone to silk printing, and the 2nd field memory holding the inspection zone to solder resist, The 1st number[ of predetermined pixels ]-expands the pixel detected from said 1st binarization section within the 3rd field memory holding the inspection zone to a circuit pattern, and the 1st field memory. Subsequently, the 1st expansion contraction section which contracts the image with which only the 2nd number of pixels expanded, In the field indicated to be the 2nd expansion contraction section which contracts the image with which the 1st number[ of predetermined pixels ]-expanded the pixel detected from said 2nd binarization section within the 2nd field memory, and only the 2nd number of pixels subsequently expanded to said 3rd field memory The feature-extraction section which scans a predetermined feature-extraction pattern to the binarization image of the circuit pattern obtained from said 3rd binarization section, and detects a defect pixel by detecting the location of an image in agreement, The 1st and the 2nd total section which total the area of said 1st [ the ], the silk printing pattern obtained from the 2nd expansion contraction section, and the pattern of solder resist by cluster inspection in the inspection zone of the said 1st and 2nd field memory, the 3rd total section which totals the defect pixel obtained in said feature-extraction section in the inspection zone in said 3rd field memory, and said the 1- the pattern test equipment characterized by providing the distinction section which distinguishes the quality of the pattern of a printed circuit board based on the total result of the 3rd total section.

[Claim 2] Pattern test equipment according to claim 1 characterized by having further the 3rd expansion contraction section which reduces the image with which the 1st number[ of predetermined pixels ]-expanded the defect detected by said feature-extraction section, and only the 2nd number of pixels subsequently expanded.

[Claim 3] Pattern test equipment according to claim 1 or 2 characterized by being what detects a defect pixel by scanning the feature-extraction pattern which possessed further the inspection information memory holding the defective detection information containing a different feature-extraction pattern for every inspection location set as said 3rd field memory, or field, and was set as the field for every inspection zone.

---

#### [Detailed Description of the Invention]

[0001]

[Field of the Invention] This invention relates to the pattern test equipment for inspecting circuit patterns and wiring pads, such as an IC package and a printed circuit board, to a precision.

[0002]

[Description of the Prior Art] Various circuit patterns are formed by approaches, such as printing plating, and the solder resist for insulation protection, silk printing which shows components arrangement etc. further are printed in piles, and is constituted from an IC package or a printed circuit board by the upper part. And wiring and printing are also made detailed with the miniaturization of electronic parts. It is necessary to inspect after manufacture of a product whether these patterns are formed and printed correctly by a certain approach.

[0003] However, as for this circuit pattern, solder resist, and silk printing, the tolerance of inspection differs, respectively. A gap of some is permitted, unless it displays neither components nor a configuration about silk printing and the outcrop (pad) of a circuit pattern is started. Moreover, a gap of some will be permitted just exposed [ from the opening part / the copper foil pattern ] also about solder resist. However, about a circuit pattern, since it may not operate correctly or actuation may

become unstable when a part of the pattern is missing or the part has swollen too much, a precise inspection of a pattern is needed. Usually, by inspection of the circuit pattern of a printed circuit board, short-circuit and an open circuit of a circuit pattern are inspected by flow inspection called a flow checker. Moreover, the height by poor manufacture is large, and although a defect which has inadequate insulation distance, and the wiring section of a pattern are thinner than a design value, and runs short of reinforcement cannot be inspected by flow inspection, it is a defect which does the serious effect for quality. For this reason, the thing [ short-circuit and ] for which these defects are optically detected although not disconnected is needed.

[0004] The following are proposed by the conventional inspection approach. An inspection pattern is read first and there is the inspection approach called the perfect comparison method which inspects the location and width of face as compared with the pattern used as criteria, without distinguishing a field.

[0005] Moreover, the approach called the cluster comparison which investigates the number of inspection patterns, each area of an inspection pattern, and a location is proposed. In a cluster comparison, short-circuit of long wiring and detection sensitivity of an open circuit can be made high.

[0006] Furthermore, binarization of the detected inspection pattern is carried out, it calculates using the operator for feature extractions to a binarization image, and the feature-extraction approach which computes a defect field is learned. The operator for feature extractions is the image pattern of predetermined magnitude smaller than the detected image, and as it has the description of a defect, it is the pattern beforehand set that a predetermined pixel serves as detection or a non-disregard level. It goes across this operator all over an inspection pattern, it is scanned, and whether it is in agreement with a feature-extraction operator detects a crosswise chip, a projection, etc. According to this approach, a defect is effectively detectable even if there is a relative gap by contraction of the base material which forms the location gap of a pattern and the pattern.

[0007]

[Problem(s) to be Solved by the Invention] When it is going to apply such an inspection approach to the printed circuit board by which solder resist was formed on the circuit pattern and silk printing was carried out further, tolerance according to each pattern, a silk, and a resist cannot be set up.

[0008] As for the location of a silk, a gap may become large to a circuit pattern. Since silk printing had wide tolerance, when silk printing and a circuit pattern were inspected to coincidence, to silk printing, the trouble that the permissible dose of fault was too severe and inspection was too sweet to a circuit pattern might produce it. Moreover, since each pattern shifted independently, inspecting these to coincidence had the fault of being difficult. In order to inspect uniformly by the condition that an allowable error is the largest, with conventional visual-inspection equipment. There was a fault of overlooking the defect of a circuit pattern.

[0009] It aims at lessening a false report and detecting a defect by inspecting independently in the precision which suited each pattern to the subject of examination which is easy to cause the location gap which became [ printed circuit board / by which this invention was made in view of the trouble by such conventional pattern inspection, and a circuit pattern, a wiring pad, solder resist, and silk printing were made ] independent.

[0010]

[Means for Solving the Problem] The image pick-up equipment which invention of claim 1 of this application is pattern test equipment of a printed circuit board with

which solder resist and silk printing were formed on the circuit pattern of a printed circuit board, and picturizes an inspection pattern, The 1st, the 2nd, and the 3rd binarization section which extract silk printing, solder resist, and a circuit pattern by carrying out binarization of the image picturized with said image pick-up equipment with the threshold of level different, respectively, The 1st field memory holding the inspection zone to silk printing, and the 2nd field memory holding the inspection zone to solder resist, The 1st number[ of predetermined pixels ]-expands the pixel detected from said 1st binarization section within the 3rd field memory holding the inspection zone to a circuit pattern, and the 1st field memory. Subsequently, the 1st expansion contraction section which contracts the image with which only the 2nd number of pixels expanded, In the field indicated to be the 2nd expansion contraction section which contracts the image with which the 1st number[ of predetermined pixels ]-expanded the pixel detected from said 2nd binarization section within the 2nd field memory, and only the 2nd number of pixels subsequently expanded to said 3rd field memory The feature-extraction section which scans a predetermined feature-extraction pattern to the binarization image of the circuit pattern obtained from said 3rd binarization section, and detects a defect pixel by detecting the location of an image in agreement, The 1st and the 2nd total section which total the area of said 1st [ the ], the silk printing pattern obtained from the 2nd expansion contraction section, and the pattern of solder resist by cluster inspection in the inspection zone of the said 1st and 2nd field memory, the 3rd total section which totals the defect pixel obtained in said feature-extraction section in the inspection zone in said 3rd field memory, and said the 1- it is characterized by providing the distinction section which distinguishes the quality of the pattern of a printed circuit board based on the total result of the 3rd total section.

[0011] Invention of claim 2 of this application is characterized by having further the 3rd expansion contraction section which reduces the image with which the 1st number[ of predetermined pixels ]-expanded the defect detected by said feature-extraction section, and only the 2nd number of pixels subsequently expanded in the pattern test equipment of claim 1.

[0012] Invention of claim 3 of this application possesses further the inspection information memory holding the defective detection information containing a feature-extraction pattern which is different in claim 1 or the pattern test equipment of 2 for every inspection location set as said 3rd field memory, or field, and is characterized by to detect a defect pixel by scanning the feature-extraction pattern set as the field for every inspection zone.

[0013]

[Embodiment of the Invention] (Gestalt of the 1st operation) Drawing 1 is the block diagram showing the configuration of the pattern test equipment by the gestalt of operation of the 1st of this invention. If a printed circuit board 1 is made into a subject of examination in this Fig., the inspection pattern will be picturized with a camera 3 in the condition of having been illuminated by lighting 2. What uses a camera 3 as the camera which can incorporate image data with the high resolution of a two-dimensional CCD camera, the Rhine drive mold CCD camera, etc., for example, has the resolution of 4000x4000 or 7500x7500 is used. The signal from this camera 3 is once held through the pretreatment circuit 4 in an image memory 5. The binarization circuits 6A, 6B, and 6C are connected to an image memory 5, and cascade connection of the expansion contraction circuits 7A and 7B and the feature-extraction circuit 8 is carried out, respectively. The binarization circuits 6A, 6B, and 6C are binarization circuits which extract only the pattern of silk printing, the pattern of solder resist, and

a circuit pattern from the image currently held in the image memory 5, and carry out binarization, respectively. Moreover, the alignment circuits 9A-9C are circuits which perform alignment based on the template field of alignment from the image data of the output by which binarization was carried out so that it might mention later, and a reference pattern. Field memory 10A holding the field which detects a silk, field memory 10B holding the field of solder resist, and field memory 10C holding the inspection zone of a circuit pattern are connected to the \*\*\*\* alignment circuits 9A-9C. The expansion contraction circuits 7A and 7B once expand the silk printing pattern separated by the binarization circuits 6A and 6B, respectively and the pattern of solder resist, and are shrunk after that. The total circuits 11A-11C create the number of clusters, and the table of area. The judgment circuits 12A-12C distinguish the quality of a pattern based on data in this way. As a signal which shows the judgment of a quality, the output of the judgment circuits 12A-12C is constituted so that it may be outputted outside from the output section 14 through CPU13 for control. CPU13 for control is CPU for performing these processings of each, and the control unit 15 for advancing a required field setup and actuation is connected.

[0014] Next, each block is further explained to a detail. The binarization circuits 6A, 6B, and 6C carry out binarization of the image data of an inspection pattern with a threshold different, respectively to the image data of one screen held with the image memory 5. For example, since a silk pattern is white and is drawn on a printed circuit board, only a silk pattern can be extracted by making threshold level high. Since the frequency of an intensity level changes with the existence, a circuit pattern with solder resist and copper foil can also separate and detect each pattern by setting up a threshold in the middle. For example, the expansion contraction circuits 7A and 7B make it expand in the 3 pixels of all the directions to the pixel obtained here. If it carries out like this, the image of the shape of a square for 7 pixels will be obtained for the X-axis and a Y-axis to the 1-pixel isolated image. moreover -- the time of contraction -- this pixel that expanded -- receiving -- a predetermined number -- for example, the sense is shrunk among defective images by 4 pixels. When carrying out like this and two or more images coalesce by expansion, even if it contracts, since an image will not disappear, it can extract an image part. More than the number of expansion pixels is sufficient as the number of contraction pixels, and it may be below the number of expansion pixels.

[0015] Drawing 2 (a) is drawing showing the template field the reference pattern of a silk, and for alignment. The field shown in the upper left and the lower right of drawing 2 (a) with a broken line like illustration is a template, and alignment of the image is carried out so that it may be in agreement with this. Drawing 2 (b) shows the reference pattern for resists, and the broken line shows the alignment template field. Drawing 3 (c) shows the reference pattern and alignment template of wiring similarly.

[0016] By the maximum of the correlation function of the reference pattern beforehand registered into the circuit, and the pattern extracted in a binarization circuit, the alignment circuits 9A-9C extract a pattern, and perform alignment so that it may be in agreement with an alignment template.

[0017] Now, field memory 10A is the memory for setting up the inspection zone which should be beforehand inspected to the pattern of a silk. Drawing 3 (a) shows the inspection zone of the silk pattern currently held at this memory. Similarly, field memory 10B holds the field for inspecting solder resist shown in drawing 3 (b), and the lateral part of a little larger field than the pattern of a resist shown in drawing 2 (b) serves as a subject of examination. Moreover, field memory 10C holds the field for inspecting the circuit pattern shown in drawing 3 (c), and the field which expanded the

reference pattern of drawing 2 (c) turns into an inspection zone.

[0018] Total circuit 11A conducts cluster inspection to the image which performed expansion contraction by expansion contraction circuit 7A to the field currently held at field memory 10A, and computes the area of each cluster. For example, counting of the number of pixels which actually serves as a silk in the inspection zone of the silk pattern S1 of the abbreviation rectangle shown in drawing 3 (a) is carried out. If this number of pixels is less than  $\sim 10\%$  on the basis of a predetermined value, it will suppose that it is normal, and if silk printing is blurred, in order that the number of pixels of a white area may decrease, it can distinguish from a defective. Thus, a total is performed by total circuit 11A about the field of a silk printing pattern. Cluster inspection is conducted to the image with which total circuit 11B performed expansion and contraction by expansion contraction circuit 7B among the detection fields of field memory 11B similarly, and the area of each cluster is computed. Since the area of a cluster and the number of totals of a number will change if it carries out like this and there is a defect about solder resist, a defective can be distinguished.

[0019] Moreover, the feature-extraction circuit 8 extracts the defect part of an inspection pattern with a feature-extraction operator to the circuit pattern by which binarization was carried out in this way. If a part for the terminal area of the copper foil pattern of the wiring substrate of a printed circuit board 1 shall be detected, let the feature-extraction operator used in the feature-extraction circuit 8 be the feature-extraction pattern set by the defect of the inspection pattern. Drawing 4 (a) extracts the pattern corresponding to that by which the example is shown, it consists of  $33 \times 33$  pixels, a copper foil pattern is detected in the location of the predetermined pixel shown with a circle [ white ] of them, and a copper foil pattern is not detected in the location of the predetermined pixel shown by the black dot. Such a description operator shall set up only the number of requests beforehand based on the various patterns currently formed in the printed circuit board 1. For example, to the circuit pattern which consists of only horizontal and vertical patterns, this was rotated 270 degrees 180 degrees 90 degrees on the basis of the thing of drawing 4 (a).

[0020] Next, actuation of the gestalt of this operation is explained, referring to an inspection pattern and a flow chart. Drawing 5 is a flow chart which shows this actuation. In step 21, a printed circuit board 1 is first irradiated with lighting 2, and a printed circuit board 1 is picturized using a camera 3. The picturized image is pretreated by the pretreatment circuit 4 and written in an image memory 5 (step 22). In the binarization circuits 6A-6C, the threshold of the brightness defined beforehand performs binarization processing (steps 23-25).

[0021] Subsequently, at the expansion processing steps 26 and 27, 3 pixels of this pixel are expanded by the expansion contraction circuits 7A and 7B, for example. Since expansion expands every 1 pixel 3 pixels of coincidence one by one in a lengthwise direction and a longitudinal direction, even if it has a 1-pixel pattern, it serves as a configuration of  $7 \times 7$  pixels at the termination time of expansion. Moreover, if there is a pixel close to less than 6 pixels, a detection pixel will coalesce by expansion. Subsequently, the inner sense is made to contract the image which expanded. the case where contraction is carried out here to more than the pixel part that expanded, and expansion is 3 pixels -- for example, 4 pixels -- or it is made to contract by 5 pixels If it carries out like this, even if origin is a detecting point for 1 pixel, when it coalesces by expansion, a detecting point remains also by contraction. On the other hand, even if it once expands only the number of predetermined pixels, in order to make it contract by the pixel if it is the image with which it was isolated only for 1 pixel more than the expanded pixel, a detecting point will be extinguished if it has not connected. Thus, by

extinguishing the isolated detecting point, a false report is prevented and the whole configuration can be grasped.

[0022] In this way, about the detected image, a cluster comparison is performed to coincidence by the total circuits 11A and 11B (steps 28 and 29). in a cluster comparison, a defect is detected by solder's resist resembling a silk, respectively, receiving and performing the number of inspection patterns, and each area of a pattern. And defective area is totaled independently, respectively and it outputs to the judgment circuits 12A and 12B.

[0023] On the other hand in step 30, feature-extraction processing is performed. This feature-extraction processing performs a feature extraction using a feature-extraction pattern different, respectively about each part of a circuit pattern. For example, a feature-extraction operator with the pattern shown in drawing 4 (a) is used. As it indicates drawing 4 (b) that it will output if either is missing among this 33x33-pixel feature-extraction pattern, it doubles with the end of an inspection zone A. And it can shift 1 pixel at a time one by one to X shaft orientations and Y shaft orientations, and all the fields of a required pixel are scanned continuously. And an inspection image obtains the output which shows a coincidence pixel in the location which is in agreement with this feature-extraction pattern. This is newly held as a defective image.

[0024] Moreover, at step 31, the defective image detected in total circuit 11C is totaled, and the table corresponding to the area is created. And a total result is outputted to judgment circuit 12C.

[0025] Subsequently, in steps 32 and 33, a defect is detected in the judgment circuits 12A and 12B according to the number and area of the obtained cluster. Since one configuration is originally divided by a certain form if there are more clusters than a predetermined number, area will decrease sharply and such a defect can detect easily. Moreover, in judgment circuit 12C, only the big defect more than the number of predetermined pixels is detected from the area of the defect which remained. Since an expansion coefficient, contraction, and the number of pixels of a quality judging can be chosen as arbitration if it carries out like this, the flexible detection sensitivity doubled with the use application can be set up.

[0026] Thus, in a judgment circuit, the number of clusters of a quality judging which is different about each pattern, respectively, and the change rate of area can be chosen. Therefore, by making the quality judging of silk printing loose and making the quality judging of a circuit pattern the severest, the quality judging suitable for the pattern can be performed, this can be synthesized, and the existence of a defect can be distinguished. If it carries out like this, flexible detection sensitivity can be set up according to a use application.

[0027] Although the output of the feature-extraction circuit 8 is given to total circuit 11C and he is trying to total with the gestalt of this operation, you may carry out as [ detect / as a defect / the extracted defect is expanded, a small defect is eliminated by subsequently making it contract, the approaching small defect is made to coalesce, and / it / easily ].

[0028] (Gestalt of the 2nd operation) The gestalt of operation of the 2nd of this invention is explained below using drawing 6 . The same part as the gestalt of the 1st operation mentioned above in drawing 6 attaches the same sign, and omits detailed explanation. With the gestalt of this operation, the inspection information memory 16 is added to the gestalt of the 2nd operation. Moreover, even if it is the same retrieval item, the feature-extraction circuit 17 which the time limits/maintenance check of a feature-extraction pattern etc. is changed, and extracts the description is formed. The inspection information memory 16 changes a verification condition and the

feature-extraction circuit to be used for every pixel in every inspection zone set as the object of detection among the binarization images detected from the image memory 5, and its field. Thereby, even if it is the same inspection item, the extent can be changed in a different field. For example, about detection of a chip defect, a feature-extraction pattern is changed so that the defect of a chip shallow in a certain field and a chip defect deep in other fields may be detected. Moreover, patterns, such as a thing between the lines specified for every detection field in each feature-extraction circuit 17, a specified pattern chip, an open-circuit pattern, and short-circuit, are detected. The Ruhr which will serve as a time limits/maintenance check if it carries out like this can be changed according to the location of the circuit pattern which is a candidate for detection.

[0029] (Gestalt of the 3rd operation) The gestalt of operation of the 3rd of this invention is explained below using drawing 7. The same part as the gestalt of the 1st operation mentioned above in drawing 7 attaches the same sign, and omits detailed explanation. With the gestalt of this operation, it connects with each field memory 10A-10C, and the output of an image memory 5 is further connected also to CPU13. Memory 18 and a control unit 15 are connected to CPU13. Memory 18 is the memory holding the program of CPU13 of operation. The flow chart shown in drawing 5 mentioned above in this example is performed with software, and that actuation is the same as that of the gestalt of the 1st operation mentioned above.

[0030]

[Effect of the Invention] As explained to the detail above, according to this invention, the effectiveness that it can inspect after manufacture of a product is acquired [ whether according to the property of each pattern printing formation is carried out correctly, and ] to the printed circuit board to which a circuit pattern, a wiring pad, solder resist, and silk printing were performed. Moreover, since alignment can accomplish these patterns independently, respectively and precision can be set up, respectively, the allowable error of a circuit pattern can be set up the optimal and the effectiveness that it can inspect without overlooking the defect of a circuit pattern is acquired.

---

[Brief Description of the Drawings]

[Drawing 1] It is the block diagram showing the configuration of the pattern test equipment by the gestalt of operation of the 1st of this invention.

[Drawing 2] It is drawing showing the reference pattern and alignment template field by the gestalt of this operation.

[Drawing 3] It is drawing showing the inspection zone currently held at each field memory in the gestalt of this operation.

[Drawing 4] It is drawing showing an example of the feature-extraction operator used in a feature-extraction circuit.

[Drawing 5] It is the flow chart which shows actuation of the pattern test equipment by the gestalt of this operation.

[Drawing 6] It is the block diagram showing the configuration of the pattern test equipment by the gestalt of operation of the 2nd of this invention.

[Drawing 7] It is the block diagram showing the configuration of the pattern test equipment by the gestalt of operation of the 3rd of this invention.

[Description of Notations]

1 Printed Circuit Board

2 Lighting

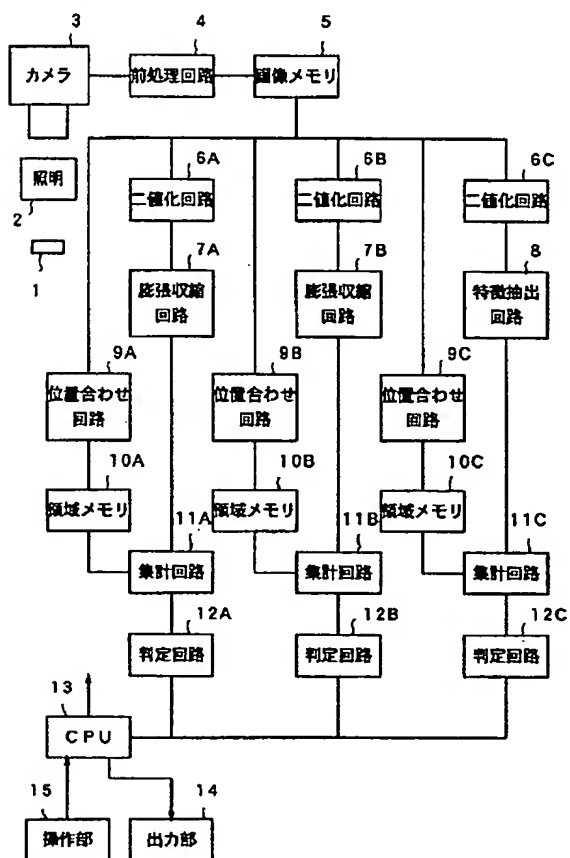
3 Camera



4 Pretreatment Circuit  
 5 Image Memory  
 6A, 6B, 6C Binarization circuit  
 7A, 7B Expansion contraction circuit  
 8 17 Feature-extraction circuit  
 9A, 9B, 9C Alignment circuit  
 10A, 10B, 10C Field memory  
 11A, 11B, 11C Total circuit  
 12A, 12B, 12C Judgment circuit  
 13 CPU  
 14 Output Section  
 15 Control Unit  
 16 Inspection Information Memory  
 18 Memory

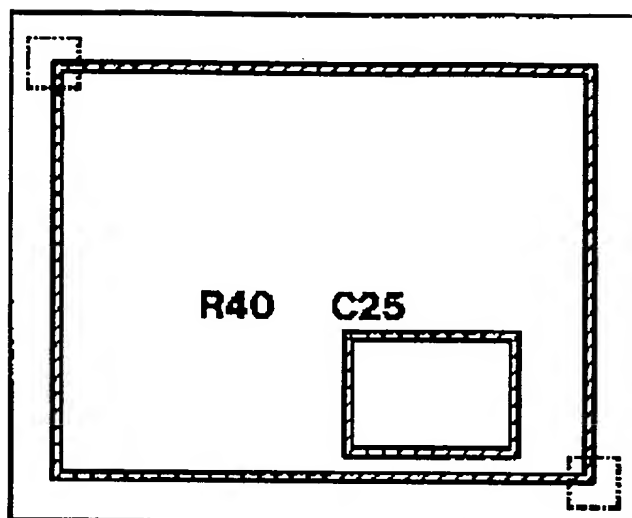
---

[Drawing 1]

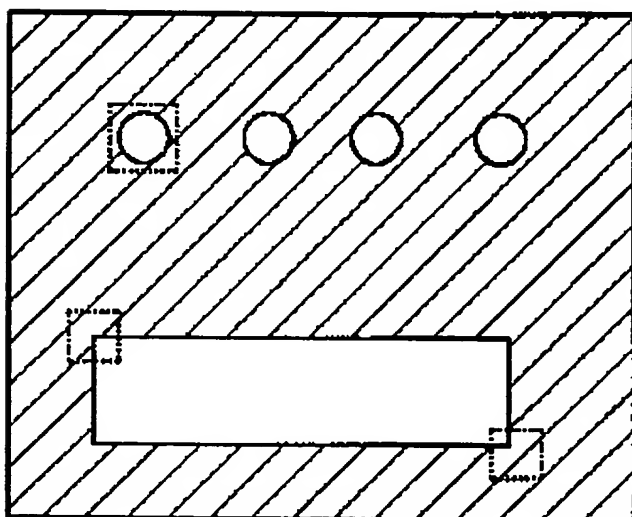


[Drawing 2]

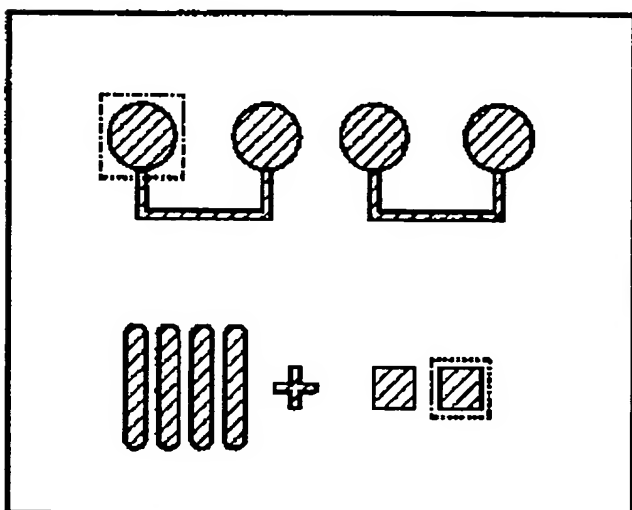
(a)



(b)

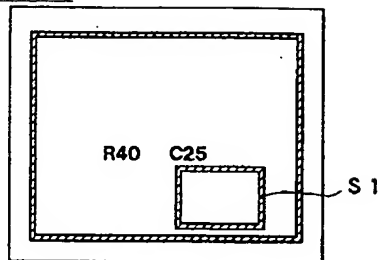


(c)

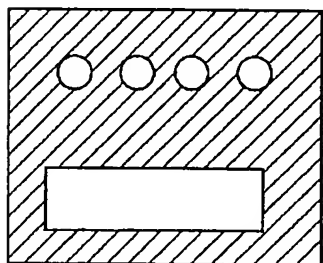


[Drawing 3]

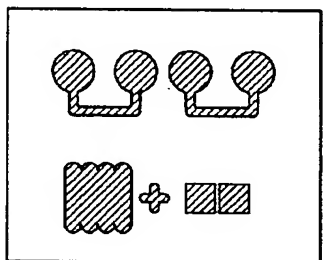
(a)



(b)

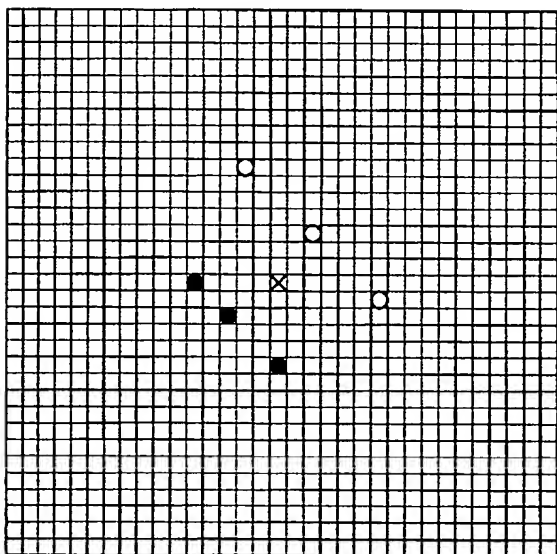


(c)



[Drawing 4]

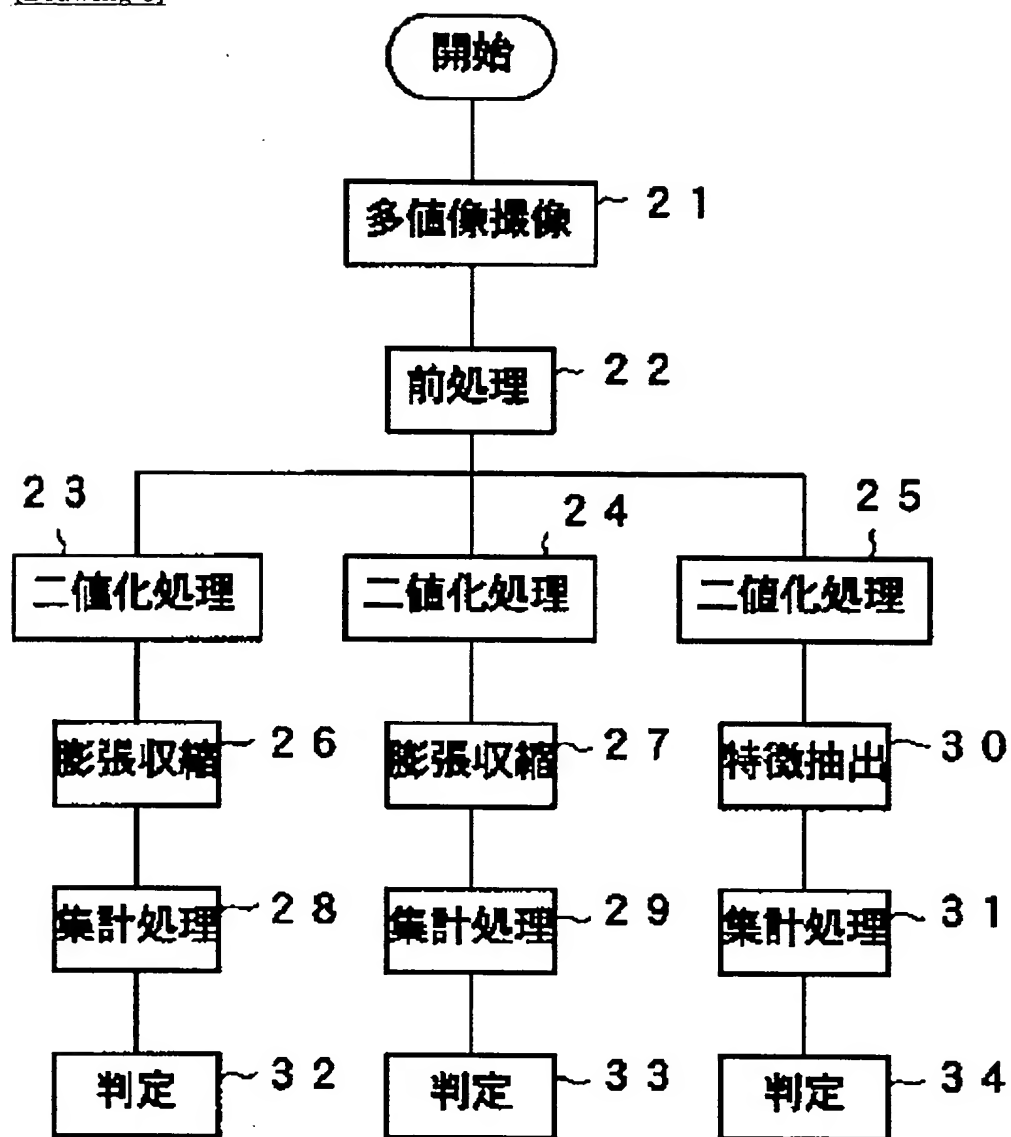
(a)



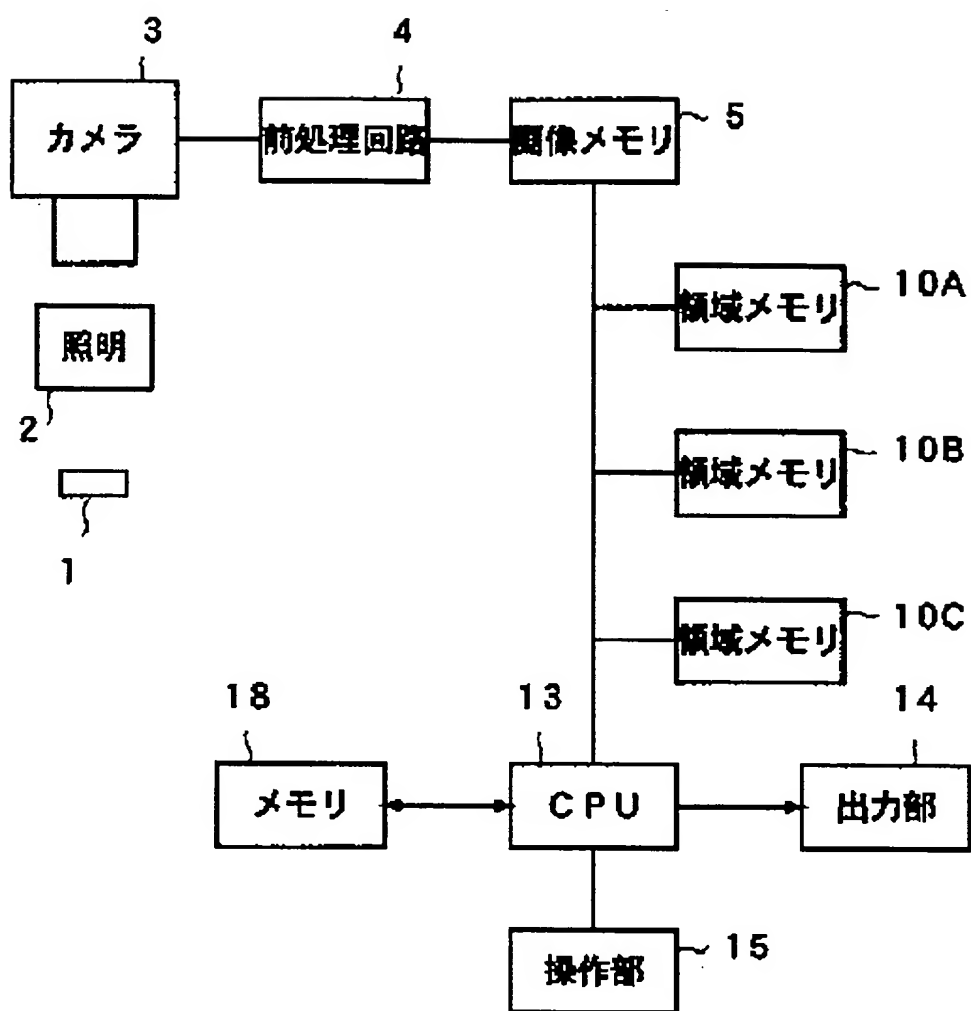
(b)



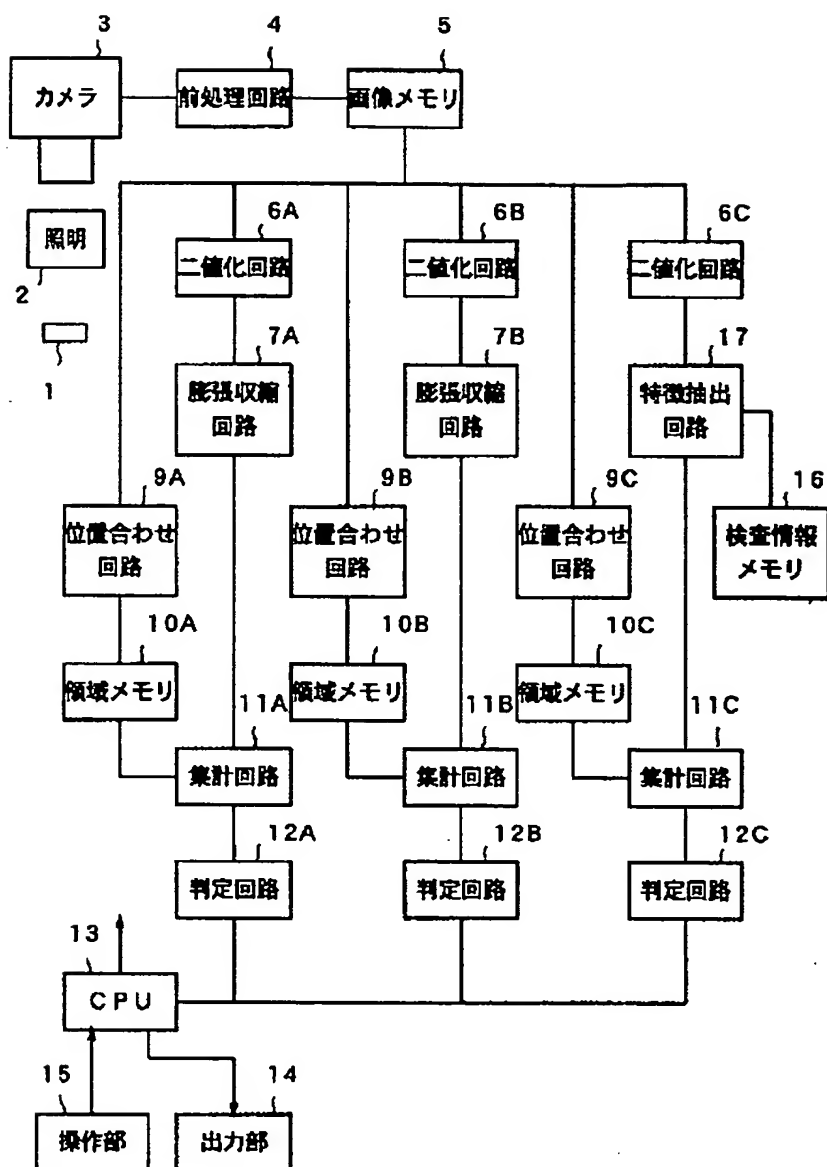
[Drawing 5]



[Drawing 7]



[Drawing 6]



(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2003-86919

(P2003-86919A)

(43)公開日 平成15年3月20日(2003.3.20)

(51)Int.Cl. <sup>7</sup>	識別記号	F I	テ-マ-ト*(参考)
H 0 5 K 3/00		H 0 5 K 3/00	Q 2 F 0 6 5
G 0 1 B 11/30		G 0 1 B 11/30	A 2 G 0 5 1
G 0 1 N 21/956		G 0 1 N 21/956	B 5 B 0 5 7
G 0 6 T 1/00	3 0 5	G 0 6 T 1/00	3 0 5 A

審査請求 有 請求項の数 3 O L (全 8 頁)

(21)出願番号 特願2001-271559(P2001-271559)

(22)出願日 平成13年9月7日(2001.9.7)

(71)出願人 591102693

サンテック株式会社

愛知県小牧市大字大草字年上坂5823番

(72)発明者 三好 正倫

愛知県小牧市大字上末122番地 サンテック・レーザー株式会社内

(72)発明者 高橋 伸治

愛知県小牧市大字上末122番地 サンテック・レーザー株式会社内

(74)代理人 100084364

弁理士 岡本 宜喜

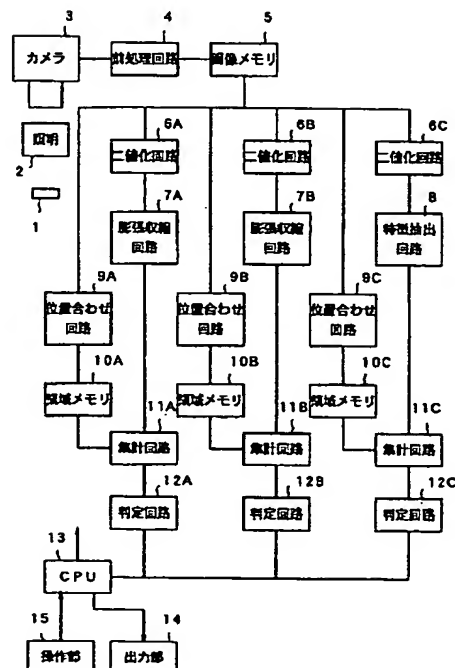
最終頁に続く

(54)【発明の名称】 パターン検査装置

(57)【要約】

【課題】 プリント基板のパターンとソルダレジスト及びシルク印刷が重ねて印刷されたプリント基板等のパターンを検査すること。

【解決手段】 プリント基板1をカメラ3によって読み込み、画像メモリ5に記憶する。二値化回路6A～6Cでは夫々異なった閾値で二値化することによって、シルク印刷、ソルダレジスト、配線パターン夫々の画像を抽出する。そして位置合わせ回路9A～9Cにより夫々検出したパターンの位置合わせを行う。そして領域メモリ10A～10Cに保持される検査領域内で欠陥の検出を行う。こうすれば印刷の種類に合わせた精度でパターンの欠陥を検出することができる。



## 【特許請求の範囲】

【請求項1】 プリント基板の配線パターン上にソルダレジスト及びシルク印刷が形成されたプリント基板のパターン検査装置であって、

検査パターンを撮像する撮像装置と、

前記撮像装置によって撮像した画像を夫々異なるレベルの閾値で二値化することによりシルク印刷、ソルダレジスト及び配線パターンを抽出する第1、第2、第3の二値化部と、

シルク印刷に対する検査領域を保持する第1の領域メモリと、

ソルダレジストに対する検査領域を保持する第2の領域メモリと、

配線パターンに対する検査領域を保持する第3の領域メモリと、

第1の領域メモリ内で前記第1の二値化部より検出された画素を第1の所定画素数膨張させ、次いで第2の画素数だけ膨張した画像を収縮する第1の膨張収縮部と、

第2の領域メモリ内で前記第2の二値化部より検出された画素を第1の所定画素数膨張させ、次いで第2の画素数だけ膨張した画像を収縮する第2の膨張収縮部と、

前記第3の領域メモリに示される領域において、前記第3の二値化部より得られる配線パターンの二値化画像に対して所定の特徴抽出パターンを走査し、一致する画像の位置を検出することによって欠陥画素を検出する特徴抽出部と、

前記第1、第2の膨張収縮部より得られるシルク印刷パターン、ソルダレジストのパターンの面積を前記第1、第2の領域メモリの検査領域内でクラスタ検査により集計する第1、第2の集計部と、

前記特徴抽出部で得られた欠陥画素を前記第3の領域メモリ内の検査領域内で集計する第3の集計部と、

前記第1～第3の集計部の集計結果に基づいてプリント基板のパターンの良否を判別する判別部と、を具備することを特徴とするパターン検査装置。

【請求項2】 前記特徴抽出部により検出された欠陥を第1の所定画素数膨張させ、次いで第2の画素数だけ膨張した画像を縮小する第3の膨張収縮部を更に有することを特徴とする請求項1記載のパターン検査装置。

【請求項3】 前記第3の領域メモリに設定された検査位置又は領域毎に異なった特徴抽出パターンを含む欠陥検出情報を保持する検査情報メモリと、を更に具備し、検査領域毎にその領域に設定された特徴抽出パターンを走査することによって欠陥画素を検出するものであることを特徴とする請求項1又は2記載のパターン検査装置。

## 【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明はICパッケージやプリント基板等の配線パターンや配線パッドを精密に検査

するためのパターン検査装置に関するものである。

【0002】

【従来の技術】 ICパッケージやプリント基板等では、種々の配線パターンが印刷メッキ等の方法で形成され、その上部に絶縁保護用ソルダレジスト、更に部品配置等を示すシルク印刷等が重ねて印字されて構成されている。そして電子部品の小型化に伴い配線や印刷も微細化されている。これらのパターンが正確に形成、印刷されているかどうかを製品の製造後に何らかの方法で検査する必要がある。

【0003】 しかしこの配線パターン、ソルダレジスト、シルク印刷は夫々、検査の許容度が異なっている。シルク印刷については部品や形状を表示するものであり、配線パターンの露出部（パッド）にかからない限りは、多少のずれは許容される。又ソルダレジストについても開口部分から銅箔パターンが露出していればよく、多少のずれは許容されることとなる。しかし配線パターンについては、そのパターンの一部が欠損していたり、一部が余分に膨らんでいたりすると、正確に動作しなかったり動作が不安定となることがあるため、パターンの精密な検査が必要となる。通常プリント基板の配線パターンの検査では、配線パターンのショートや断線を導通チェッカーと呼ばれる導通検査で検査している。又製造不良による突起部が大きく、絶縁間隔が不十分なものや、パターンの配線部が設計値より細く強度が不足するような欠陥は、導通検査では検査できないが、品質に重大な影響を及ぼす欠陥である。このためショートや断線していないが、これらの欠陥を光学的に検出することが必要となっている。

【0004】 従来の検査方法には以下のものが提案されている。まず検査パターンを読み取り、領域を区別せずにその位置や幅を基準となるパターンと比較して検査する完全比較法と呼ばれる検査方法がある。

【0005】 又検査パターンの数や検査パターンの夫々の面積と位置を調べるクラスタ比較と呼ばれる方法が提案されている。クラスタ比較では長い配線のショートや断線の検出感度を高くすることができる。

【0006】 更に検出した検査パターンを二値化して、二値化画像に対して特徴抽出用の演算子を用いて演算し、不良領域を算出する特徴抽出方法が知られている。特徴抽出用の演算子は検出した画像より小さい所定の大きさの画像パターンであり、欠陥の特徴を有するように、所定の画素が検出又は非検出レベルとなるようにあらかじめ定められたパターンである。この演算子を検査パターンの全面に渡って走査し、特徴抽出演算子と一致するか否かによって、幅方向の欠けや突起等を検出するものである。この方法によれば、パターンの位置ずれやパターンを形成している基材の収縮による相対的なずれがあっても、効果的に欠陥を検出することができる。

【0007】



【発明が解決しようとする課題】このような検査方法を配線パターン上にソルダレジストが形成され、更にシルク印刷されたプリント基板に適用しようとした場合には、夫々のパターン、シルク、レジストに応じた許容範囲を設定することができない。

【0008】シルクの位置は配線パターンに対してずれが大きくなることがある。シルク印刷は許容範囲が広いので、シルク印刷に対しては不具合の許容量が厳しすぎ、配線パターンに対しては検査が甘すぎるという問題点が生じることがあった。又夫々のパターンは独立してずれるので、同時にこれらを検査することは難しいという欠点があった。従来の外観検査装置では、最も許容誤差の大きい状態で一律に検査するため、配線パターンの欠陥を見逃してしまうという欠点があった。

【0009】本発明はこのような従来のパターン検査による問題点を鑑みてなされたものであって、配線パターンや配線パッド、ソルダレジスト、シルク印刷がなされたプリント基板などの独立した位置ずれを起こし易い検査対象に対して、夫々のパターンにあった精度で独立して検査することで、誤報を少なくして欠陥を検出するようにすることを目的とする。

【0010】

【課題を解決するための手段】本願の請求項1の発明は、プリント基板の配線パターン上にソルダレジスト及びシルク印刷が形成されたプリント基板のパターン検査装置であって、検査パターンを撮像する撮像装置と、前記撮像装置によって撮像した画像を夫々異なるレベルの閾値で二値化することによりシルク印刷、ソルダレジスト及び配線パターンを抽出する第1、第2、第3の二値化部と、シルク印刷に対する検査領域を保持する第1の領域メモリと、ソルダレジストに対する検査領域を保持する第2の領域メモリと、配線パターンに対する検査領域を保持する第3の領域メモリと、第1の領域メモリ内で前記第1の二値化部より検出された画素を第1の所定画素数膨張させ、次いで第2の画素数だけ膨張した画像を収縮する第1の膨張収縮部と、第2の領域メモリ内で前記第2の二値化部より検出された画素を第1の所定画素数膨張させ、次いで第2の画素数だけ膨張した画像を収縮する第2の膨張収縮部と、前記第3の領域メモリに示される領域において、前記第3の二値化部より得られる配線パターンの二値化画像に対して所定の特徴抽出パターンを走査し、一致する画像の位置を検出することによって欠陥画素を検出する特徴抽出部と、前記第1、第2の膨張収縮部より得られるシルク印刷パターン、ソルダレジストのパターンの面積を前記第1、第2の領域メモリの検査領域内でクラスタ検査により集計する第1、第2の集計部と、前記特徴抽出部で得られた欠陥画素を前記第3の領域メモリ内の検査領域内で集計する第3の集計部と、前記第1～第3の集計部の集計結果に基づい

てプリント基板のパターンの良否を判別する判別部と、を具備することを特徴とするものである。

【0011】本願の請求項2の発明は、請求項1のパターン検査装置において、前記特徴抽出部により検出された欠陥を第1の所定画素数膨張させ、次いで第2の画素数だけ膨張した画像を縮小する第3の膨張収縮部を更に有することを特徴とするものである。

【0012】本願の請求項3の発明は、請求項1又は2のパターン検査装置において、前記第3の領域メモリに設定された検査位置又は領域毎に異なった特徴抽出パターンを含む欠陥検出情報を保持する検査情報メモリと、を更に具備し、検査領域毎にその領域に設定された特徴抽出パターンを走査することによって欠陥画素を検出することを特徴とするものである。

【0013】

【発明の実施の形態】（第1の実施の形態）図1は本発明の第1の実施の形態によるパターン検査装置の構成を示すブロック図である。本図においてプリント基板1を検査対象とすると、照明2によって照明された状態でカメラ3によりその検査パターンが撮像される。カメラ3は2次元CCDカメラやライン駆動型CCDカメラ等の高解像度で画像データを取り込むことができるカメラとし、例えば4000×4000や7500×7500の解像度を有するものを用いる。このカメラ3からの信号は、前処理回路4を介して画像メモリ5に一旦保持される。画像メモリ5には二値化回路6A、6B、6Cが接続され、夫々膨張収縮回路7A、7B、特徴抽出回路8が縦続接続されている。二値化回路6A、6B、6Cは、夫々シルク印刷のパターン、ソルダレジストのパターン及び配線パターンのみを、画像メモリ5に保持されている画像から抽出して二値化する二値化回路である。又位置合わせ回路9A～9Cは後述するように二値化された出力の画像データと基準パターンとから位置合わせのテンプレート領域に基づいて位置合わせを行う回路である。又各位置合わせ回路9A～9Cには、シルクを検出する領域を保持する領域メモリ10A、ソルダレジストの領域を保持する領域メモリ10B、配線パターンの検査領域を保持する領域メモリ10Cが接続される。膨張収縮回路7A、7Bは夫々二値化回路6A、6Bによって分離されたシルク印刷パターン及びソルダレジストのパターンを一旦膨張させ、その後に収縮させるものである。集計回路11A～11Cはクラスタの数と面積の表とを作成するものである。判定回路12A～12Cはこうしてデータに基づいてパターンの良否を判別するものである。判定回路12A～12Cの出力は良否の判定を示す信号として制御用のCPU13を介して出力部14より外部に出力されるように構成されている。制御用CPU13はこれらの各処理を行うためのCPUであり、必要な領域設定や動作を進めるための操作部15が接続されている。

【0014】次に各ブロックについて更に詳細に説明する。二値化回路6A、6B、6Cは、画像メモリ5で保持された1画面の画像データに対して検査パターン<sub>1</sub>の画像データを夫々異なる閾値で二値化するものである。例えばシルクパターンはプリント基板上に白色で描かれるので、閾値レベルを高くすることによってシルクパターンのみを抽出できる。ソルダレジスト及び銅箔がある配線パターンでもその有無によって輝度レベルの頻度が異なるため、その中間に閾値を設定することによって、夫々のパターンを分離して抽出することができる。膨張収縮回路7A、7Bは、ここで得られた画素に対して全方向に例えば3画素膨張させる。こうすれば例えば1画素の孤立した画像に対してX軸、Y軸共に7画素分の正方形形状の画像が得られることとなる。又収縮時にはこの膨張した画素に対して所定数、例えば4画素分欠陥画像の内向きに収縮させる。こうすれば膨張によって複数の画像が合体した場合、収縮しても画像は消滅しなくなるため、画像部分を抽出することができる。縮小画素数は膨張画素数以上でもよく、膨張画素数以下であってもよい。

【0015】図2(a)はシルクの基準パターンと位置合わせ用のテンプレート領域を示す図である。図示のように図2(a)の左上及び右下に破線で示す領域がテンプレートであり、これに一致するように画像を位置合わせする。図2(b)はレジスト用の基準パターンを示しており、破線は位置合わせテンプレート領域を示している。同様に図3(c)は配線の基準パターンと位置合わせテンプレートを示している。

【0016】位置合わせ回路9A~9Cは、その回路内にあらかじめ登録している基準パターンと二値化回路で抽出されるパターンとの相関関数の最大値によって、位置合わせテンプレートに一致するようにパターンを抽出して位置合わせを行う。

【0017】さて領域メモリ10Aはシルクのパターンに対してあらかじめ検査すべき検査領域を設定しておくためのメモリである。図3(a)はこのメモリに保持されているシルクパターンの検査領域を示す。同様に領域メモリ10Bは図3(b)に示すソルダレジストの検査をするための領域を保持しており、図2(b)に示すレジストのパターンよりやや大きい領域の外側部分が検査対象となる。又領域メモリ10Cは図3(c)に示す配線パターンの検査をするための領域を保持しており、図2(c)の基準パターンを拡大した領域が検査領域となる。

【0018】集計回路11Aは領域メモリ10Aに保持されている領域に対して膨張収縮回路7Aで膨張収縮を行った画像に対してクラスタ検査を行い、各クラスタの面積を算出する。例えば図3(a)に示す略長方形のシルクパターンS1の検査領域内で実際にシルクとなっている画素数を計数する。この画素数が所定値を基準とし

て例えば±10%以内であれば正常とし、シルク印刷がかすれていれば白い面積の画素数が減少するため不良品と判別できることとなる。このようにシルク印刷パターン<sub>1</sub>の領域について集計回路11Aで集計が行われる。同様にして集計回路11Bでも領域メモリ11Bの検出領域のうち膨張収縮回路7Bで膨張、収縮を行った画像に対してクラスタ検査を行い、各クラスタの面積を算出する。こうすればソルダレジストについての欠陥があればクラスタの面積、数の集計数が変化するため不良品が判別できる。

【0019】又特徴抽出回路8は、こうして二値化された配線パターンに対して、特徴抽出演算子によって検査パターン<sub>1</sub>の不良部分を抽出するものである。特徴抽出回路8で用いられる特徴抽出演算子は、例えばプリント基板1の配線基板の銅箔パターン<sub>1</sub>の端子部分を検出するものとする、その検査パターン<sub>1</sub>の欠陥に合わせた特徴抽出パターンとする。図4(a)はその一例を示すもので、33×33画素から成り、そのうちの白丸で示す所定画素の位置で銅箔パターンが検出され、黒丸で示す所定画素の位置で銅箔パターンが検出されないものに合致したパターンを抽出するものである。このような特徴演算子はプリント基板1に形成されている種々のパターンに基づいて所望数だけあらかじめ設定しておくものとする。例えば水平及び垂直のパターンのみから構成される配線パターンに対しては、図4(a)のものを基本として、これを90°、180°、270°回転させたものだけでよい。

【0020】次に本実施の形態の動作について、検査パターン及びフローチャートを参照しつつ説明する。図5はこの動作を示すフローチャートである。まずステップ21において照明2によりプリント基板1を照射し、カメラ3を用いてプリント基板1を撮像する。撮像された画像は前処理回路4によって前処理され、画像メモリ5に書込まれる(ステップ22)。二値化回路6A~6Cではあらかじめ定めた輝度の閾値によって、二値化処理を行う(ステップ23~25)。

【0021】次いで膨張処理ステップ26、27では、膨張収縮回路7A、7Bによりこの画素を例えば3画素膨張させる。膨張は縦方向及び横方向に同時に順次1画素ずつ3画素膨張させるため、1画素のパターンがあっても、膨張の終了時点では7×7画素の形状となる。又6画素以内に近接した画素があれば、膨張によって検出画素が合体することとなる。次いで膨張した画像を内向きに収縮させる。ここでは収縮は膨張した画素分以上とし、膨張が3画素の場合は、例えば4画素分又は5画素分収縮させる。こうすれば元は1画素分の検出点であっても膨張によって合体した場合には、収縮によっても検出点が残存する。これに対し1画素分のみの孤立した画像であれば、一旦所定画素数だけ膨張させても、膨張させた画素以上の画素分収縮させるため、連結していなけ

れば検出点は消滅することとなる。このように孤立した検出点を消滅させることによって誤報を防ぎ、全体の形状を把握できる。

【0022】こうして検出した画像については集計回路11A、11Bによってクラスタ比較を同時に行う(ステップ28、29)。クラスタ比較では、検査パターンの数やパターンの夫々の面積をシルクとソルダレジストの夫々に対して行うことによって欠陥を検出する。そして夫々独立して欠陥面積を集計して判定回路12A、12Bに出力する。

【0023】一方ステップ30において特徴抽出処理を行う。この特徴抽出処理は配線パターンの各部について夫々異なった特徴抽出パターンを用いて特徴抽出を行う。例えば図4(a)に示すパターンを持った特徴抽出演算子を用いる。この3×3画素特徴抽出パターンのうち、いずれかが欠けていれば出力するように図4(b)に示すように検査領域Aの一端に合わせる。そしてX軸方向、Y軸方向に順次1画素づつずらして必要な画素の全ての領域を連続して走査する。そして検査画像がこの特徴抽出パターンと一致する位置では、一致画素を示す出力を得る。これを新たに欠陥画像として保持する。

【0024】又ステップ31では集計回路11Cにおいて検出された欠陥画像を集計し、その面積に対応した表を作成する。そして集計結果を判定回路12Cに出力する。

【0025】次いでステップ32、33において、判定回路12A、12Bでは得られたクラスタの数とその面積に応じて欠陥を検出する。クラスタ数が所定数より多ければ本来は1つの形状が何らかの形に分断されているため、面積が大幅に減少することとなり、このような欠陥が容易に検出できる。又判定回路12Cでは残存した欠陥の面積から所定画素数以上の大きな欠陥のみを検出する。こうすれば膨張率や収縮率、良否判定の画素数を任意に選択することができるため、使用用途に合わせた柔軟な検出感度を設定することができる。

【0026】このように判定回路では各パターンについて夫々異なった良否判定のクラスタ数、面積の変化割合を選択することができる。従ってシルク印刷の良否判定を緩くし、配線パターンの良否判定を最も厳しくすることによってそのパターンに適した良否判定ができ、これを総合して欠陥の有無を判別することができる。こうすれば使用用途に合わせて柔軟な検出感度が設定できることとなる。

【0027】この実施の形態では特徴抽出回路8の出力を集計回路11Cに与えて集計するようにしているが、抽出された欠陥を膨張させ、次いで収縮させることによって小さい欠陥を消去し、近接する小さい欠陥を合体させて欠陥として容易に検出できるようにしてもよい。

【0028】(第2の実施の形態)次に本発明の第2の

10

20

30

40

実施の形態について図6を用いて説明する。図6において前述した第1の実施の形態と同一部分は同一符号を付して詳細な説明を省略する。この実施の形態では第2の実施の形態に検査情報メモリ16を加えている。又同一の検査項目であっても特徴抽出パターンなどの検査基準を異ならせて特徴を抽出する特徴抽出回路17を設ける。検査情報メモリ16は画像メモリ5から検出した二値化画像のうち、検出の対象となる検査領域毎又はその領域内の画素毎に、検査条件や使用する特徴抽出回路を変化させるものである。これにより同一の検査項目であっても、異なった領域でその程度を変化させることができる。例えば欠け欠陥の検出について、ある領域では浅い欠けの欠陥、他の領域では深い欠け欠陥を検出するように特徴抽出パターンを変化させる。又検出領域毎に各特徴抽出回路17で指定された線間のものや指定されたパターン欠け、断線パターン、ショート等のパターンを検出する。こうすれば検査基準となるルールを、検出対象である配線パターンの場所に応じて変化させることができる。

【0029】(第3の実施の形態)次に本発明の第3の実施の形態について図7を用いて説明する。図7において前述した第1の実施の形態と同一部分は同一符号を付して詳細な説明を省略する。この実施の形態では画像メモリ5の出力が各領域メモリ10A～10Cに接続され、更にCPU13にも接続される。CPU13にはメモリ18及び操作部15が接続されている。メモリ18はCPU13の動作プログラムを保持するメモリである。この実施例では前述した図5に示すフローチャートの実行をソフトウェアによって行うものであり、その動作は前述した第1の実施の形態と同様である。

【0030】

【発明の効果】以上詳細に説明したように本発明によれば、配線パターンや配線パッドとソルダレジスト及びシルク印刷が施されたプリント基板に対して、夫々のパターンの特性に応じて正確に印刷形成されているかを製品の製造後に検査することができるという効果が得られる。又これらのパターンは夫々独立して位置合わせが成され、夫々精度を設定することができるため、配線パターンの許容誤差を最適に設定することができ、配線パターンの欠陥を見逃すことなく検査を行えるという効果が得られる。

【図面の簡単な説明】

【図1】本発明の第1の実施の形態によるパターン検査装置の構成を示すブロック図である。

【図2】本実施の形態による基準パターンと位置合わせテンプレート領域を示す図である。

【図3】本実施の形態における各領域メモリに保持されている検査領域を示す図である。

【図4】特徴抽出回路で用いられる特徴抽出演算子の一例を示す図である。

【図5】本実施の形態によるパターン検査装置の動作を示すフローチャートである。

【図6】本発明の第2の実施の形態によるパターン検査装置の構成を示すブロック図である。

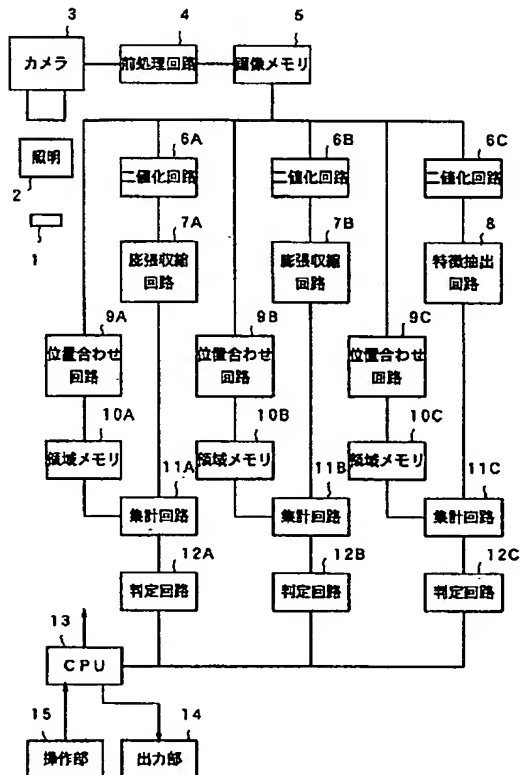
【図7】本発明の第3の実施の形態によるパターン検査装置の構成を示すブロック図である。

【符号の説明】

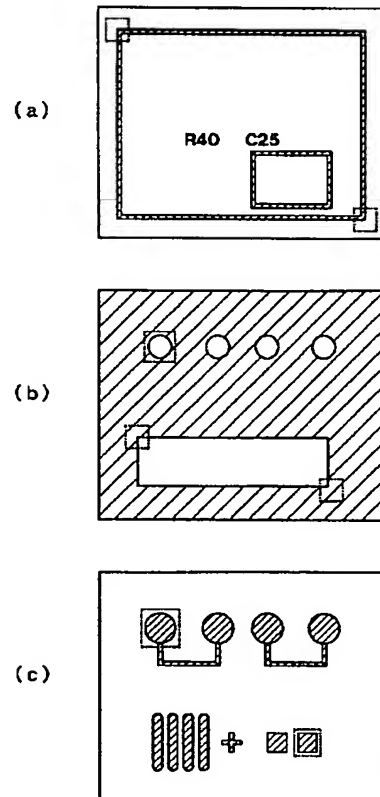
- 1 プリント基板
- 2 照明
- 3 カメラ
- 4 前処理回路
- 5 画像メモリ

- \* 6 A, 6 B, 6 C 二値化回路
- 7 A, 7 B 膨張収縮回路
- 8, 17 特徴抽出回路
- 9 A, 9 B, 9 C 位置合わせ回路
- 10 A, 10 B, 10 C 領域メモリ
- 11 A, 11 B, 11 C 集計回路
- 12 A, 12 B, 12 C 判定回路
- 13 CPU
- 14 出力部
- 10 15 操作部
- 16 検査情報メモリ
- \* 18 メモリ

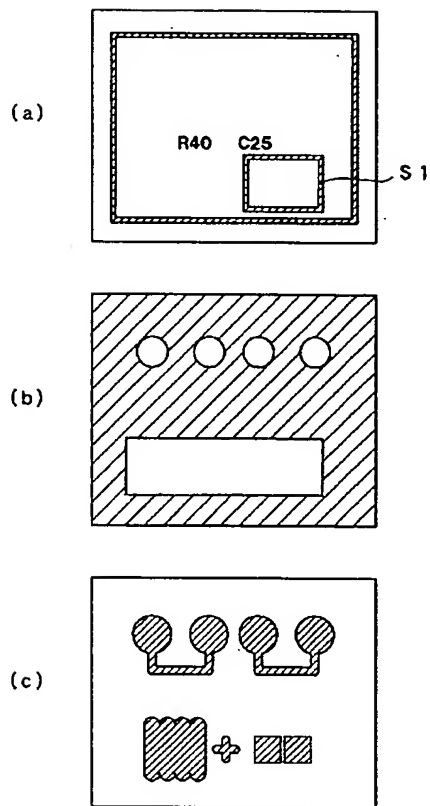
【図1】



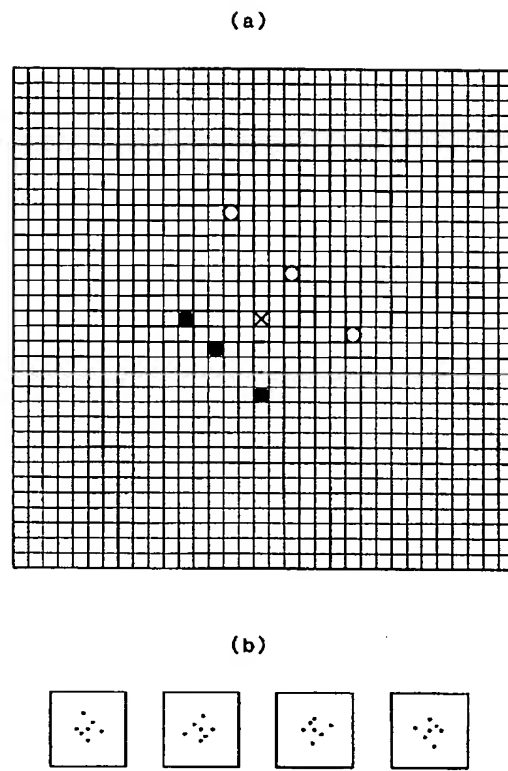
【図2】



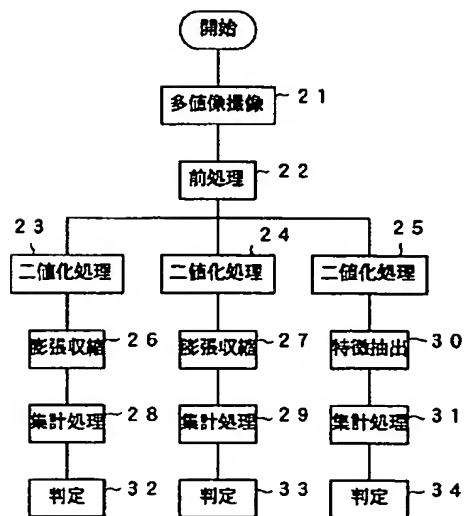
【図3】



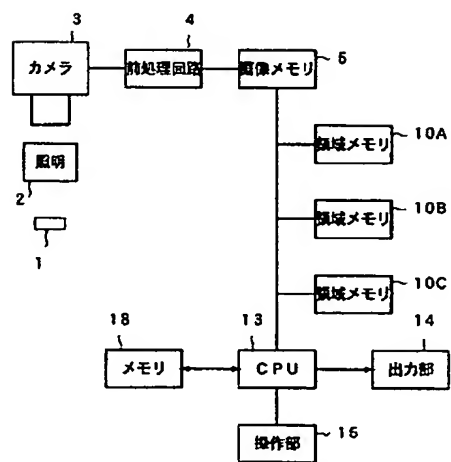
【図4】



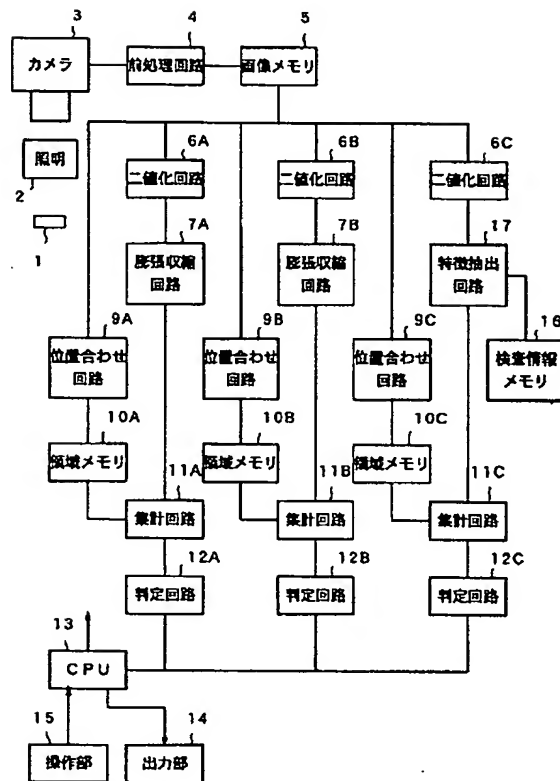
【図5】



【図7】



【図6】



フロントページの続き

F ターム(参考) 2F065 AA49 BB02 CC01 FF04 JJ03  
 JJ26 QQ04 QQ24 QQ31 QQ39  
 SS04  
 2G051 AA65 AB02 CA04 EA11 EA14  
 ED05 ED15 ED21  
 5B057 AA03 BA02 BA29 BA30 CA02  
 CA08 CA12 CA16 CB02 CB06  
 CB12 CB16 CC01 CE12 CE20  
 CH01 CH11 DA03 DB02 DB05  
 DB09 DC01 DC32 DC36

**This Page is Inserted by IFW Indexing and Scanning  
Operations and is not part of the Official Record.**

## **BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ BLACK BORDERS
- ☐ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- ☐ FADED TEXT OR DRAWING
- ☐ BLURRED OR ILLEGIBLE TEXT OR DRAWING
- ☐ SKEWED/SLANTED IMAGES
- ☐ COLOR OR BLACK AND WHITE PHOTOGRAPHS
- ☐ GRAY SCALE DOCUMENTS
- ☐ LINES OR MARKS ON ORIGINAL DOCUMENT
- ☒ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- ☐ OTHER: \_\_\_\_\_

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.**